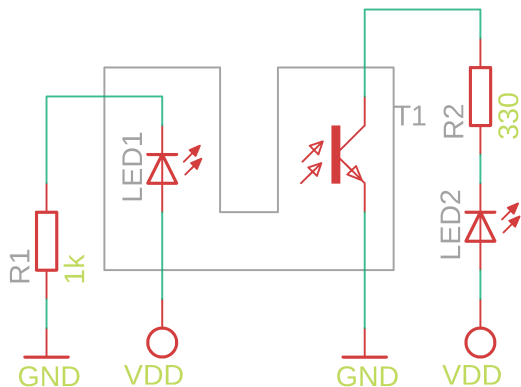


Elektrotechnika i Elektronika

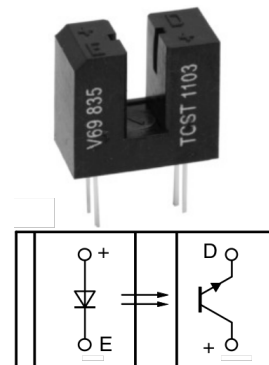
Moduł 3, off-line, v2.1

Układy, wyniki oraz opisy proszę przesłać na platformie TEAMS w formie PDF (fotografie układów oraz ew. obliczenia i tabele).

1. **[offline]** Zrealizować poniższy schemat. Do czego może posłużyć taki układ?



Czujnik szczelinowy



2. Przeczytać ze zrozumieniem poniższy opis oraz zapoznać się (też ze zrozumieniem) z tabelami.

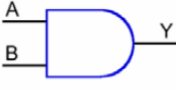



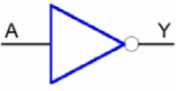
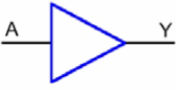
OPIS PODSTAWOWYCH BRAMEK LOGICZNYCH

Symbole podstawowych bramek logicznych wraz z tabelami prawdy zebrano w poniższej tabeli. Bramka AND realizuje funkcję iloczynu logicznego. W algebrze Boole'a symbolowi AND odpowiada kropka (\cdot). Wyjście bramki AND jest w stanie wysokim tylko wtedy, gdy wszystkie wejścia są w stanie wysokim. Wyjście bramki OR jest w stanie wysokim, jeżeli którekolwiek z wejść jest w stanie wysokim. W przypadku ogólnym bramki mogą mieć dowolną ilość wejść. Typowy układ scalony zawiera cztery bramki 2-wejściowe, trzy bramki 3-wejściowe lub dwie 4-wejściowe.

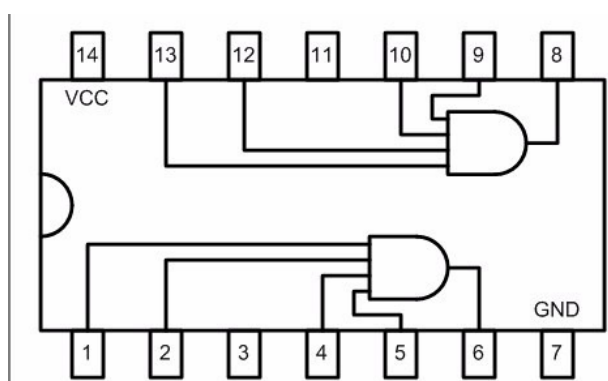
Bramka NAND to bramka AND z zanegowanym wyjściem.

Bramka NOR to bramka OR z zanegowanym wyjściem.

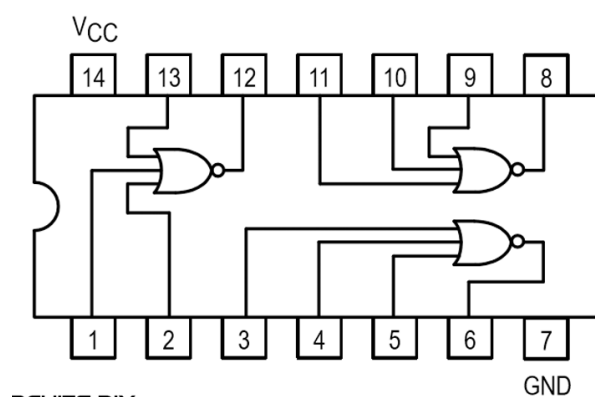
Często potrzebujemy zmienić stan logiczny na przeciwny (nazywa się to również negowaniem stanu logicznego, $Y = !A$). Jest to funkcja inwertera. Bufor jest to bramka realizująca funkcję $Y=A$, o zwiększonej wydajności prądowej.

Rodzaj bramki	Symbol bramki	Tabela prawdy															
AND		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>$Y = A \cdot B$</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	$Y = A \cdot B$	0	0	0	0	1	0	1	0	0	1	1	1
A	B	$Y = A \cdot B$															
0	0	0															
0	1	0															
1	0	0															
1	1	1															
NAND		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>$Y = \overline{A \cdot B}$</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	$Y = \overline{A \cdot B}$	0	0	1	0	1	1	1	0	1	1	1	0
A	B	$Y = \overline{A \cdot B}$															
0	0	1															
0	1	1															
1	0	1															
1	1	0															
OR		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>$Y = A + B$</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </tbody> </table>	A	B	$Y = A + B$	0	0	0	0	1	1	1	0	1	1	1	1
A	B	$Y = A + B$															
0	0	0															
0	1	1															
1	0	1															
1	1	1															
NOR		<table border="1"> <thead> <tr> <th>A</th> <th>B</th> <th>$Y = \overline{A + B}$</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </tbody> </table>	A	B	$Y = \overline{A + B}$	0	0	1	0	1	0	1	0	0	1	1	0
A	B	$Y = \overline{A + B}$															
0	0	1															
0	1	0															
1	0	0															
1	1	0															
INWERTER		<table border="1"> <thead> <tr> <th>A</th> <th>$Y = \overline{A}$</th> </tr> </thead> <tbody> <tr><td>0</td><td>1</td></tr> <tr><td>1</td><td>0</td></tr> </tbody> </table>	A	$Y = \overline{A}$	0	1	1	0									
A	$Y = \overline{A}$																
0	1																
1	0																
BUFOR		<table border="1"> <thead> <tr> <th>A</th> <th>$Y = A$</th> </tr> </thead> <tbody> <tr><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td></tr> </tbody> </table>	A	$Y = A$	0	0	1	1									
A	$Y = A$																
0	0																
1	1																

Źródło: http://layer.uci.agh.edu.pl/~maglay/wrona/pl/podstrony/dydaktyka/Technika_Cyfrowa/Bramki/Bramki_teor.pdf



74HC21

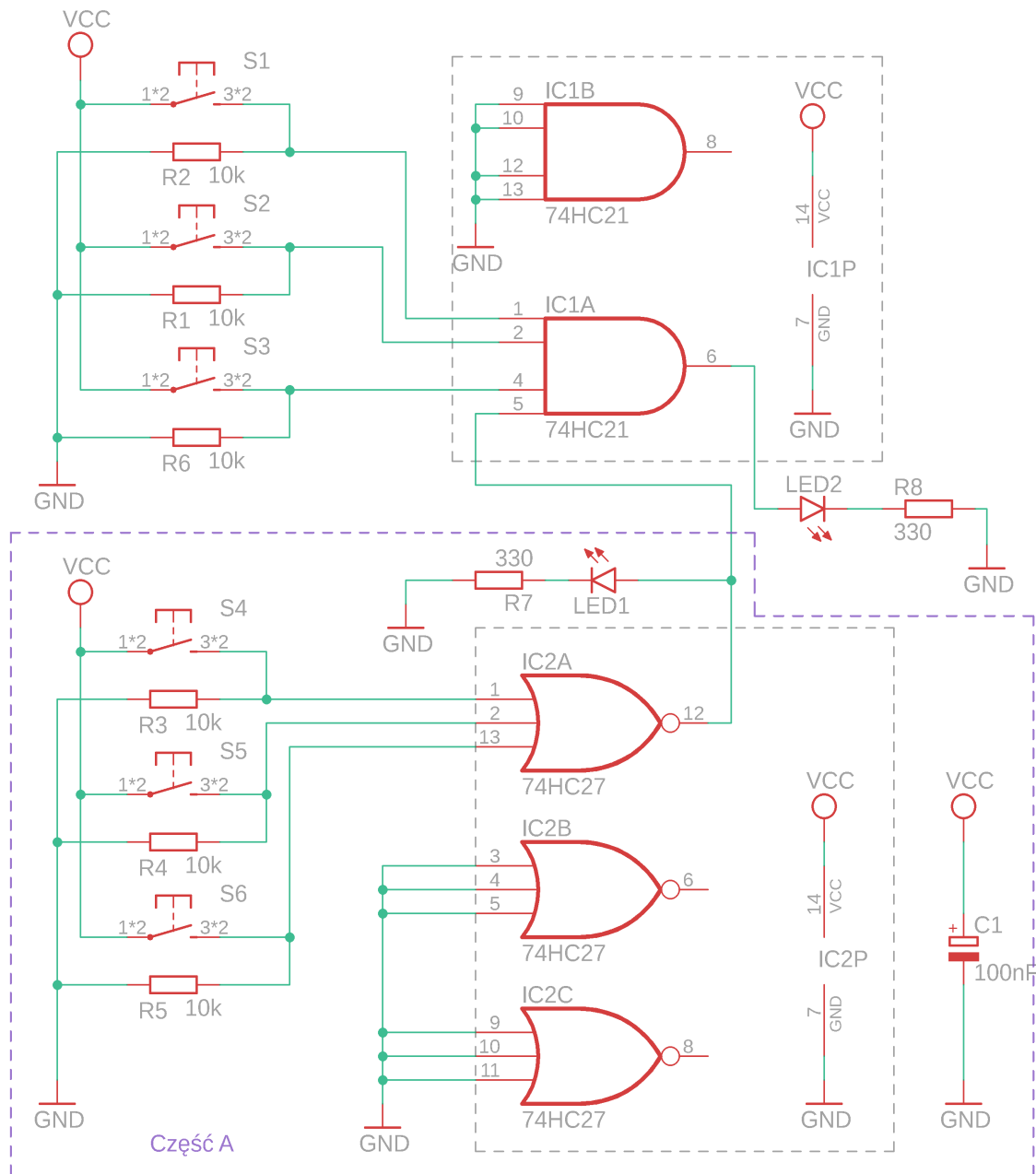


74HC27

3. Dla załączonego poniżej schematu zidentyfikować bramki logiczne: typ, ilość wejść oraz wypisać wszystkie przypadki, dla których bramka IC2A ma na wyjściu stan wysoki (logiczne 1).

4. Złożyć poniższy układ dla Części A (oznaczonej kolorem fioletowym) i potwierdzić obserwację z zadania poprzedniego.

5. Zrealizować cały schemat. Kiedy LED2 może się zaświecić? Czy na podstawie schematu można jednoznacznie ustalić kiedy LED2 się zaświeci a kiedy nie? Ile jest kombinacji przycisków w tym schemacie? Jaka będzie ilość kombinacji dla N przycisków?



Źródła:

Fairchild semiconductor, Phototransistor optical interrupter switch [6/05/01, DS300291]
 VISHAY: Transmissive Optical Sensor with Phototransistor Output, Document Number: 83764, Rev. 1.9
<https://suconel.com/product/74hc21/>
<https://circuits-diy.com/74ls27-triple-3-input-nor-logic-gate-ic-datasheet/>

Patryk Król
 v2.1
 MIT License